

PROJETO E AVALIAÇÃO DE TRANSDUTORES DE CAPACITÂNCIA VISANDO APLICAÇÃO EM TOMOGRAFIA DE ESCOAMENTOS MULTIFÁSICOS

Breno Peres Guimarães Félix e Emerson dos Reis
Instituto Federal de São Paulo - Campus São João da Boa Vista - IFSP

INTRODUÇÃO

Escoamentos multifásicos são aqueles que ocorrem em tubulações ou no interior de equipamentos industriais na presença de duas ou mais fases [1].

Dentre as técnicas utilizadas para estudar escoamentos multifásicos, há a tomografia cuja finalidade é obter imagens destes escoamentos. Devido à alta velocidade requerida para esta aplicação, a tomografia capacitiva é grande interesse e se baseia na medição de capacitâncias entre eletrodos montados ao redor de um trecho de tubo onde ocorre o escoamento. Entre um par de eletrodos com uma diferença de potencial (V), um campo elétrico atravessa o escoamento e provoca distribuições de cargas elétricas (Q). Eles são conectados a um transdutor eletrônico, que é o foco deste trabalho, cuja função é converter a capacitância $C = Q/V$ em um sinal analógico de tensão DC que, posteriormente, será enviado a um conversor A/D para, enfim, ser utilizado para compor a imagem em um computador.

OBJETIVO

Projetar e avaliar protótipos de circuitos transdutores para futuro desenvolvimento de um tomógrafo capacitivo para estudo de escoamentos multifásicos.

METODOLOGIA

Inicialmente, foram estudados os requerimentos necessários ao transdutor visando aplicação em tomografia.

Em seguida, estudaram-se os diferentes circuitos propostos na literatura. Depois, através de comparação e análise,

verificaram-se quais atenderiam melhor os requerimentos pré-estabelecidos.

Em seguida, diagramas em blocos de funcionamento dos circuitos foram elaborados visando definir quais blocos seriam em comuns e quais seriam distintos. Através de simulações, os circuitos foram projetados e avaliados, sendo que o desempenho de cada um foi avaliado em condições operacionais semelhantes segundo dois pontos de vista: tempo de resposta e erro de medição.

RESULTADOS

Segundo Huang *et al.* [2], os transdutores eletrônicos de capacitância devem ter as seguintes características: alta velocidade, ampla faixa de medições, baixa variação na linha de base, baixos efeitos de temperatura ambiente (drift térmico), e alta imunidade a capacitâncias parasitas. As duas primeiras, em princípio, podem ser estudadas por meio de simulações.

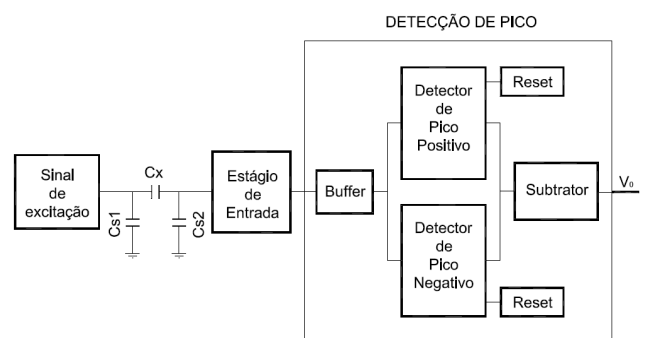


Figura 1. Diagrama em blocos genérico

Dois protótipos de transdutor foram desenvolvidos, sendo um baseado no método AC, a partir do trabalho de Yang *et al.* [3], porém, sem multiplicador analógico ou retificador e filtro passa-baixa, que foram

substituídos por um detector de pico baseado no proposto por Geronimo *et al.* [4], e outro transdutor baseado no circuito com diferenciador ativo a partir de Karteveld [5] com o mesmo detector de pico. A Figura 1 mostra um diagrama em blocos genérico dos circuitos. Eles são compostos por: sinal de excitação, seção de sensoriamento, estágio de entrada e detecção de pico. As Figuras 2 e 3 mostram resultados de simulações obtidos com software TINA. Observa-se que os circuitos possuem baixos tempos de resposta que, para o método AC é de 20 μ s e para o diferenciador ativo é de apenas 2 μ s.

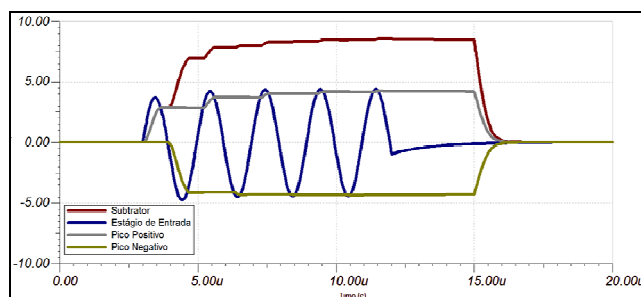


Figura 2. Circuito AC

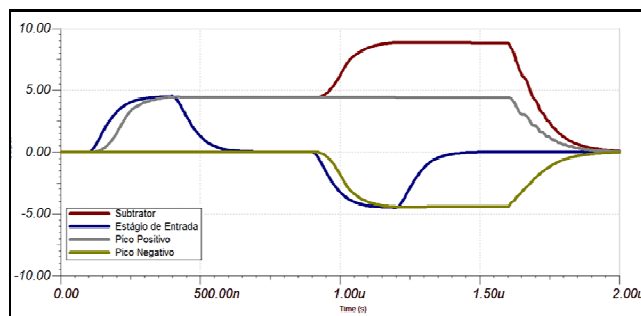


Figura 3. Circuito com diferenciador ativo

Resultados mostram que tanto o circuito AC quanto o circuito diferenciador ativo medem capacitâncias em uma larga faixa que é de 0,060 a 30 pF com erros relativos máximos de -12 % para o AC e -8 % para o método com diferenciador ativo.

CONCLUSÕES

Foram estudados dois circuitos, através de simulações, um baseado-se no método

AC e outro no método com diferenciador ativo.

Uma das contribuições importantes do trabalho foi a implantação do estágio de detecção de pico baseado no trabalho de Geronimo *et al.* [2], que é imune a injeção de cargas nos MOSFETs, o que proporcionou baixos tempos de resposta que, para o método AC, é de 20 μ s e para o diferenciador ativo é de apenas 2 μ s.

Outra característica dos transdutores é sua larga faixa de medição que, para ambos os circuitos é de 0,060 a 30 pF (1:500), sendo que os erros relativos foram maiores na região interior da faixa com valores de -12% para o método AC e -8 % para o método com diferenciador ativo.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] CHILSHOLM, D. Two-phase flow in pipelines and heat exchangers. Pitman Press, 1983.
- [2] HUANG, S. M; PLASKOWSKI, A; XIE, C. G; BECK, M. S. Capacitance base tomography flow imaging system: *Elec. Let.* v.24, p. 418-419, 1988.
- [3] W .Q. YANG, A. L. STOTT E M. S. Beck. High frequency and high resolution capacitance measurement circuit for process tomography. *IEE Proc. of the Circ., Dev. and Sys.*, vol. 141, n. 3, 1994
- [4] GERONIMO *et al.* Analog CMOS peak detect and hold circuits. Part 1. *Proc. of the Clas. Config.: Nuc Instr. and Met. in Phys. Res.*, p 533–543, 2002.
- [5] KARTEVELD, K. W; HALDEREN, A. P; MUDDE, F. R. Fast Active Differentiator Capacitance Transducer for Electrical Capacitance Tomography. *1st World Cong. on Indus. Proc. Tomog.*, Brux., Gre. Manc. p. 564-567, 1999.

APOIO FINANCEIRO AO PROJETO

CNPq